

UNIDAD	IZTAPALAPA	DIVISION	CIENCIAS BASICAS E INGENIERIA	1 / 3
NOMBRE DEL PLAN LICENCIATURA EN INGENIERIA ELECTRONICA				
CLAVE	UNIDAD DE ENSEÑANZA-APRENDIZAJE		CRED.	3
2151086	PROCESADORES DIGITALES DE SEÑALES Y SUS APLICACIONES		TIPO	OPT.
H.TEOR. 0.0	SERIACION		TRIM. XI-XII	
H.PRAC. 3.0	2151081 Y 2151087			

OBJETIVO(S) :

Que al final de la UEA el alumno sea capaz de:

- Comprender la arquitectura de un procesador digital de señales.
- Implementar algoritmos de procesamiento digital de señales en procesadores digitales de señales.

CONTENIDO SINTETICO:

- I. Arquitectura de un procesador digital de señales.
 - I.1. Descripción de las terminales.
 - I.2. Organización de la arquitectura.
 - I.3. Modos de direccionamiento.
 - I.4. Interfaces de entrada-salida.
- II. Conjunto de instrucciones.
 - II.1. Descripción de las principales instrucciones.
 - II.2. Ejemplos de programas básicos.
- III. Aplicaciones.
 - III.1. Consideraciones prácticas.
 - III.2. Transformada rápida de Fourier.
 - III.3. Filtrado digital (filtros de respuesta impusional finita e infinita).
 - III.4. Otras aplicaciones.

MODALIDADES DE CONDUCCION DEL PROCESO DE ENSEÑANZA-APRENDIZAJE:

En el laboratorio se realizarán prácticas en las que el alumno aplicará los conceptos teóricos vistos en clase. Mediante el trabajo en el laboratorio el



UNIVERSIDAD AUTÓNOMA METROPOLITANA

APROBADO POR EL COLEGIO ACADEMICO
EN SU SESION NUM. 346


EL SECRETARIO DEL COLEGIO

alumno desarrollará las habilidades necesarias para: utilizar el equipo de laboratorio, tomar e interpretar mediciones correctamente y concluir a partir de los resultados experimentales. Además, se fomentará el trabajo en equipo y se ejercitará la habilidad de la comunicación escrita a través de la redacción de los reportes de las prácticas realizadas.

Cuando el profesor requiera la realización de un proyecto, los alumnos preferentemente deberán definir el problema, proponer una solución y justificarla. El profesor deberá especificar cuáles de estas tareas serán responsabilidad del alumno en función de las metas de aprendizaje del curso. Asimismo, deberá indicar si se requiere la implementación y evaluación de un prototipo. En cualquier caso se deberá elaborar un informe.

El contenido sintético está diseñado para cubrirse en once semanas. Se sugiere al profesor la siguiente distribución de semanas para la presentación del contenido:

Arquitectura de un procesador digital de señales, dos semanas;

Conjunto de instrucciones, tres semanas;

Aplicaciones, seis semanas.

MODALIDADES DE EVALUACION:

Evaluación Global:

- Evaluaciones periódicas y tareas.
- Un proyecto de aplicación en un procesador digital de señales.
- El número de evaluaciones y la ponderación asignada a cada uno de los elementos a evaluar, serán establecidos a juicio del profesor.

Evaluación de Recuperación:

- A juicio del profesor, consistirá en una evaluación que incluya todos los contenidos teóricos y prácticos de la UEA, o sólo aquellos que no fueron cumplidos durante el trimestre.

BIBLIOGRAFIA NECESARIA O RECOMENDABLE:

1. Alan V. Oppenheim, Ronald W. Schafer. "Discrete-Time Signal Processing". Prentice-Hall, 2009.
2. John G. Proakis, Dimitris K. Manolakis. "Digital Signal Processing". Prentice Hall, 2006.



UNIVERSIDAD AUTÓNOMA METROPOLITANA

APROBADO POR EL COLEGIO ACADÉMICO
EN SU SESION NUM. 396


EL SECRETARIO DEL COLEGIO

NOMBRE DEL PLAN LICENCIATURA EN INGENIERIA ELECTRONICA

3/ 3

CLAVE 2151086

PROCESADORES DIGITALES DE SEÑALES Y SUS APLICACIONES

3. Manuales del procesador digital de señales seleccionado.
4. Sanjit K. Mitra. "Digital Signal Processing". McGraw Hill, 2005.
5. Steven A. Tretter, "Communication System Design using DSP Algorithms: with Laboratory Experiments for the TMS320C6713 DSK (Information Technology: Transmission, Processing and Storage)". Springer, 2008.



UNIVERSIDAD AUTONOMA METROPOLITANA

APROBADO POR EL COLEGIO ACADEMICO
EN SU SESION NUM. 346


EL SECRETARIO DEL COLEGIO